

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-259424

(43) Date of publication of application : 12.09.2003

(51) Int. CI.

H04Q 7/34

G01S 5/10

G01S 5/14

H04B 1/707

H040 7/38

(21)Application number : 2002-058150

(71)Applicant : HITACHI LTD

(22) Date of filing : 05.03.2002

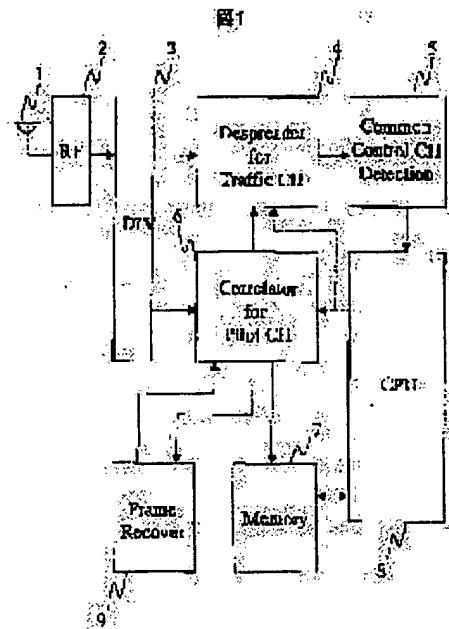
(72) Inventor : KUWABARA MIKIO  
SUZUKI HIDEYA

## (54) WIRELESS LOCATION MEASURING DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To solve the problem that in the cdma2000 1xEV, for example, which establishes frame synchronization in each base station by GPS, pilot signals are transmitted intermittently, therefore, if in-phase summation of the pilot signals are executed at every timing, reception is performed even when the signals are not transmitted, which causes S/N deterioration of a delay profile.

**SOLUTION:** The pilot signals are specified from received signals and summed. A profile generation means is provided for generating the delay profile, which is analyzed to obtain a propagation delay quantity to be used for measuring the location of a terminal. The profile generation means sums the pilot signals transmitted intermittently in-phase to multiple bursts. Thus, the device can respond to the pilot signals transmitted intermittently, and prevent the S/N deterioration of the delay profile. The intermittently transmitted signals are summed to the multiple bursts, and a method to obtain a larger spread gain can be executed.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-259424

(P2003-259424A)

(43) 公開日 平成15年9月12日 (2003.9.12)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	チーエーコード* (参考)
H 0 4 Q 7/34		G 0 1 S 5/10	Z 5 J 0 6 2
G 0 1 S 5/10		5/14	5 K 0 2 2
5/14		H 0 4 B 7/26	1 0 6 A 5 K 0 6 7
H 0 4 B 1/707		H 0 4 J 13/00	D
H 0 4 Q 7/38		H 0 4 B 7/26	1 0 9 N
		審査請求 未請求 請求項の数 4	OL (全 9 頁)

(21) 出願番号 特願2002-58150 (P2002-58150)

(22) 出願日 平成14年3月5日 (2002.3.5)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 桑原 幹夫

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 鈴木 秀哉

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(74) 代理人 100075096

弁理士 作田 康夫

最終頁に続く

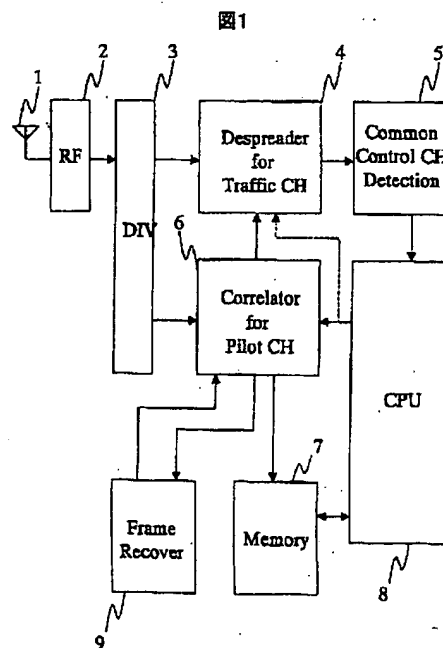
(54) 【発明の名称】 無線位置測定装置

(57) 【要約】

【課題】たとえばcdma2000 1xEVでは、各基地局がGPSでフレームの同期が取られているが、パイロット信号の送信は間欠的であり、全タイミングでパイロットの同相加算を行ってしまうと、信号が送信されていない時間についても受信を行ってしまうために遅延プロファイルのS/Nが劣化してしまう。

【解決手段】受信信号からパイロット信号のみを特定して加算し、遅延プロファイルを作成するプロファイル作成手段を具備し、遅延プロファイルを解析して得られる伝搬遅延量を使って端末の位置を測定する。プロファイル作成手段は、間欠的に送信されるパイロット信号を、複数のバーストに関して同相で加算する。

【効果】間欠的に送信されているパイロット信号に対応でき、遅延プロファイルのS/N劣化を防止する。また、間欠的に送信されている信号を複数のバーストについて加算し、より大きな拡散利得を得る手法が実施できる。



## 【特許請求の範囲】

【請求項1】同期手段をもって互いに同期し、特定のパイロット信号を同一タイミングで間欠的に送信している複数の電波発信源からの信号を受信し、その受信信号から自己の位置を測定する無線位置測定装置において、上記電波発信源の信号を受信する受信装置と、その受信信号から上記パイロット信号のみを特定して加算し、遅延プロファイルを作成するプロファイル作成手段を具備し、上記の遅延プロファイルを解析して得られる伝搬遅延量を使って端末の位置を測定することを特長とする無線位置測定装置。

【請求項2】上記プロファイル作成手段は、間欠的に送信されるパイロット信号を、複数のバーストに関して同相で加算する請求項1記載の無線位置測定装置。

【請求項3】上記プロファイル作成手段は、特定の1つの電波発信源に同期し、そのタイミングを基準にして他の電波発信源の送信する信号の受信タイミングを決定して遅延プロファイルを作成する請求項1記載の無線位置測定装置。

【請求項4】推定した伝搬遅延量を無線ネットワークを介してネットワークにつながるサーバ装置に送信して、該サーバ装置において、端末の位置を計算する請求項1記載の無線位置測定装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、セルラ電話に代表される無線通信装置において、端末の位置を検出するための装置に関する。

## 【0002】

【従来の技術】従来技術について、図を用いて説明する。図6は、セルラ基地局から送信される信号を用いて、端末の位置を測定する位置検出装置の原理を説明する図である。基地局A、B、CはGPS装置によってGPSのシステム時間に同期しており、各基地局は数十nsの精度で同期が取られている。また、各基地局は、同期して特定パタンのパイロット信号を送信している。したがって、端末が相関器を用いて上記の特定パタンを受信した受信タイミングを測定することで、基地局—端末間の伝搬時間を推定することができる。端末はGPSを装備していないので、基地局に正確に同期することができない。このため、少なくとも3つの基地局からの信号を受信し、その受信タイミングの差を求める。これによって、測定結果から端末の時計に関する誤差要因を排除することができる。得られた2つの時間差から、基地局を焦点とする双曲線が2本描ける。2本の双曲線の交点を求めることで、端末の位置を測定することができる。図7は、IS-95の基地局が送信している情報の生成法について開示している。IS-95では、ページング情報やユーザトラヒック情報に代表されるデータと、端末が基地局に同期するためのパイロット信号が、連続的に、

且つ同時に送信されている。各情報は同時に送信されるため、互いを識別するために直交するウォルシュコードが掛け合わされる。パイロット信号については、まず、A110の無変調信号にウォルシュ0のコード（生成器21にて生成）を積算器22にて掛け合わせる。実際には、ウォルシュ0はA110であるから、積算器22の出力はA110の無変調信号となる。データについては、それぞれ送信したい情報に、チャネルの種類で決められているウォルシュコード（生成器23にて生成）を積算器24にて掛け合わせる。得られた2種類の拡散信号は、加算器25にて加算され、更にPN生成器26が生成するPNコードを積算器27にて掛け合わされる。図8は時間に対してデータとパイロットが同時に送信されていることを示す図である。図で、横軸は時間、縦軸はそれぞれの電力を示している。パイロット信号およびデータ信号は時間的に連続して送信されている。パイロット信号は、送信電力全体の数十%を占める比率で送信されている。次に端末における信号の受信について説明する。受信した信号から、パイロット信号のみを取り出すには、受信信号にPN生成器で生成した送信側と全く同じPNコードの複素共役を掛け合わせればよい。この時、コードの位相も合致している必要がある。コードの位相が合うと相関器に出力が現れ、信号が受信できていることが確認できる。逆にコードの位相が合わなければ相関器に出力が現れず、信号が受信できないことが確認できる。図10は相関器の原理を示している。図10でクロック32はチップレートのN倍のクロックを発生させている。これに同期してPN発生器29ではチップレートのPNコードを発生させる。積算器30は、PN生成器29の出力と受信信号の積算を行う。また、加算器31は、一定時間について上記の積算後の信号を加算平均することで雑音の影響を低減し、相関器出力の信号レベルを強める。制御装置33は、PN生成器29の位相と、加算器31の加算時間を制御している。遅延プロファイルは、相関器、加算器を複数並列させ、それぞれにPN生成器の生成するPNコードの位相をずらして供給することで、求めることができる。図9は無線位置測定装置の端末装置の構成を示している。図において、アンテナ1が受信した信号は、RF部2によってベースバンド信号に変換される。まず、端末は、変換された信号からパイロット信号を検出して、最も信号レベルの高い基地局を発見する必要がある。そのため相関器28を動作させてパイロット信号の検出を行う。IS-95では、それぞれの基地局は同じパイロット信号を異なるタイミングで送信している。最も受信レベルが高い信号を検出するには、同一のPNコードの位相をずらしながら相関器を動作させ、全タイミングについて調査することで調べられる。出来上がった相関演算結果のピークレベルの最も高いタイミングが最も受信レベルの高い基地局からの信号である。得られた受信レベルの高い基地局のPNタ

イミングにおいて、制御チャネル用の拡散信号を使って逆拡散器4を動作させ、制御チャネルを取り出す。その結果を検波器5で検波することで制御チャネルを復調することができる。制御チャネルには、送信時に行ったPNオフセットに関する情報が含まれているため、受信した信号のPNオフセットを取り除くことができる。また、ページングチャネルに含まれる基地局IDからは、受信している基地局の特定が可能であるから、端末のメモリ7内に蓄積される基地局のリストから、その周辺に配置されている基地局のPNオフセット値も把握することができる。次にパイロット用の相関器28を動作させて、上記の最も受信レベルが高い基地局およびその周辺にある基地局のPNオフセットを加味したタイミングを窓の中心とする遅延プロファイルを作成する。生成された遅延プロファイルは図11のようになる。図11は、3つの基地局の信号について、相関器出力を示した概念図である。図で、横軸は遅延時間を示している。各グラフの縦軸は、相関器の出力を示している。基地局1〜3より送信された信号は、送信する基地局において、固定のPNコードのオフセットが行われていて、各信号を識別することができる。PNオフセット分をシフトさせたPNコードを時間の原点として、PNコードをずらしながら相関演算を行えば、遅延プロファイルを作成することができる。図の遅延プロファイルはこうして作成されている。各基地局の遅延プロファイルのピークには、伝播遅延量の違いに基づく遅延量にずれが発生している。この差 $T_1 - T_2$ あるいは $T_3 - T_2$ を求めることで、図6を使って説明した双曲線を描くことができる。これらの詳細な説明は、特開平7-181242において開示されている。

#### 【0003】

【発明が解決しようとする課題】上記に示した従来の技術においては、図8に示すようにパイロット信号が連続的に送信されることを前提としており、間歇的に送信されているパイロット信号に対しては考慮されておらず、問題が生じる。たとえばcdma2000 1xEVでは、各基地局がGPSでフレームの同期が取られているが、パイロット信号の送信は間欠的である。ここで、単純に全タイミングでパイロットの同相加算を行うことも考えられるが、このようにすると、信号が送信されていない時間についても受信を行ってしまうため、遅延プロファイルのS/Nが劣化してしまう。また、従来技術では、間欠的に送信されている信号を複数のバーストについて加算し、より大きな拡散利得を得る手法が実施できない。したがって遠近問題が発生するような基地局近傍において、端末は複数の基地局を検出することができなくなり、位置検出の実施可能な地域が限定されてしまうことによる利便性の低下が免れなかった。そこで、本願発明の課題は、パイロット信号が間歇的に構成されている場合においても、正確な測位を可能とする技術を提供するにある。

#### 【0004】

【課題を解決するための手段】上記課題は、同期手段をもって互いに同期し、特定のパイロット信号を同一タイミングで間欠的に送信している複数の電波発信源と、上記電波発信源の信号を受信し、その受信信号から端末の位置を測定する無線位置測定装置において、上記端末は上記電波発信源の信号を受信する受信装置と、その受信信号から上記パイロット信号のみを特定して加算し、遅延プロファイルを作成するプロファイル作成手段を具備し、上記の遅延プロファイルを解析して得られる伝搬遅延量を使って端末の位置を測定することによって解決される。また、上記課題は、上記の無線位置測定装置において、プロファイル作成手段は、間欠的に送信されるパイロット信号を、複数のバーストに関して同相で加算する無線位置測定装置によって解決される。また、そのような機能を実現するLSIを無線位置測定装置に搭載することによって解決される。

#### 【0005】

【発明の実施の形態】図1、2、3を用いて、本発明からなる第1の実施例について説明する。図1は、本発明からなる第1の実施例の構成を示す。図2は第1の実施例の相関器の構成を示す。図3は、cdma2000 1xEVのチャネル構成を示す図である。図3では、cdma2000 1xEVのチャネル構造が示されている。上端の図では、1cdmaフレームが、16のスロットから構成されていることを示している。それぞれのスロットの構成がその下に示されている。各スロットは2つのチャネルを時間的に分割して送信している。主要な約90%はデータであり、約10%のパイロット信号が時分割で挿入されている。各基地局にはGPSが取り付けられていて、フレームの同期がとられており、各基地局は、同じ時間帯において、パイロット信号を送信している。ここで、従来技術による問題を説明する。従来技術であるIS-95を対象としたシステムでは、図8において説明したように、パイロット信号は、データ信号と同時に、かつ連続して送信されている。したがって、パイロット信号の受信は、連続して行っていた。しかし、こうした従来の遅延プロファイル作成を、cdma2000 1xEVにそのまま適用すると、パイロット信号が全く送信されていない時間帯についても信号を受信して、逆拡散に用いることとなるため、不要な干渉電力の影響を受けて、パイロット信号の遅延プロファイル作成時のS/Nが低下してしまう。また、パイロットはバースト的に送信されているが、図3でも示されているように、その1つのバーストは、高々96チップである。この信号を逆拡散しても約20dB程度の拡散利得しかえられず、端末が基地局近傍にあって、遠近問題が発生している場合では、受信信号電力の殆どは、その近隣の基地局となってしまう、他の基地局からの信号を受信できなくなってしまう。その結果測定可能な基地局数が3局未満となり、図6で示した原理を用いて端末の位

位置測定ができなくなってしまう課題があった。本発明は、この課題を解決する方法を開示する。図2は、本発明からなる1実施例の相関器の構成を示す図である。受信信号10に対して掛け算器13においてPNコード生成器11の生成するPNコードとの積算を行うが、この積算器は特定の期間だけしか動作しない。動作するのは、図3の最下部の相関器の動作を示すタイムチャートがアクティブになっている期間だけである。また、その積算結果を同相で加算するアキュムレータも同じ期間だけ動作する。これらの装置の時間制御は、クロックマスク12によって行われる。cdma2000 1xEVでは、IS-95と同様に、各基地局によって固定のPNオフセットが決まっている。クロックマスクでは、PNコード生成器11の出力に同期して、このPNオフセットから得られる所望のタイミングだけクロックを発生させて、積算器13やアキュムレータ14にクロックを供給する。積算器13やアキュムレータ14では、与えられたクロックに同期して動作するため、不要な時間における動作は抑制され、得られる遅延プロファイルのS/Nが低下しないだけでなく、消費電力も低減することができる。よって課題は解決される。コントローラ15は、PNコード生成器に所望の遅延プロファイルを得るためのPNコードの初期位相を与え、クロックマスクに対してPNオフセットを与える役割を担っている。ここで重要なポイントは、クロックマスクは、単一のバーストのみの動作ではなく、複数のバーストについてクロックを供給することである。これにより、本回路は96チップの1つのパイロットバーストに限らず、複数のパイロットバーストについて、同相加算を行うことができる。したがって、拡散利得を容易に向上することができ、遠近問題を解決することができる。よって、課題は解決することができる。以上のように、本発明では特定タイミングで間歇的に送信されるパイロット信号の部分のみを検出窓を用いて検出し、検出した信号を蓄積して、位置測定に用いる。図1を使って、端末全体の動作について説明する。図1において、アンテナ1が受信した信号は、RF部2において、ベースバンド信号に変換される。受信した信号は、デバウンス部3によって、データ部用の逆拡散器4と、パイロット信号用の相関器6の両方に渡される。相関器6の詳細な説明は、上記に述べた通りである。本発明からなる相関器6は、パイロット信号の時間帯を取り出して同相加算することができる。パイロット信号のみを取り出して生成された遅延プロファイルはメモリ7に書き込まれる。これをCPU8によって解析して、図6に示す原理に基づいて端末の位置を計算する。本発明を実施するには、端末は基地局システムに同期して、パイロット信号のPNオフセットと、送信されているタイミングを知る必要がある。これは、以下のようにして行われる。まず、電源が投入された端末は、相関器6を動作させて、上記のようにパイロットのタイミングを絞らずに、すべてのPNオフセットの

タイミングについて逆拡散を行い、ピークサーチを行う。このピークサーチでは、パイロット信号が送信されていないタイミングについても逆拡散の同相加算に含めてしまうため、S/Nが劣化してしまい、十分な拡散利得がえられない。しかしながら、端末近傍にある基地局信号については、その受信信号強度が強いため、サーチ結果にピークが現れる。これを検出して、まずPNコードの同期が確立される。次に、そのPNコードのタイミングにおいて、時間窓を開けて逆拡散を行う。該当する基地局は、特定の時間帯にのみパイロット信号を送信しているため、上記の時間窓を持つ相関器の出力は、特定の時間窓だけにピークが発生する。このピークが発生する位置から該当基地局のパイロット送信タイミングが判明する。このことは、同時にデータの送信時間が判明したことと同じである。これらの一連の動作は、相関器6とフレームリカバリー9で実施される。次にデータのタイミングが判明したら、逆拡散装置4において、そのタイミングに同期し、また既に判明しているPNコードの位相に従って、逆拡散を行い、トラヒックチャンネルを取り出す。共通制御チャンネルは、トラヒックチャンネルに時分割で内装されているため、共通制御チャンネル用の検波器を用いて、共通制御チャンネルを取り出す。共通制御チャンネルに含まれる基地局の情報を元に、端末は、周囲にある基地局に関するPNオフセット情報をメモリ7から取り出す。すべての基地局に関するPNオフセット情報はメモリ7に予め蓄積されている。CPU8は必要と考えられる基地局を選択して、PNオフセットを相関器6にセットする。相関器6は与えられたPNオフセットの基地局について、適当な窓の遅延プロファイルを作成する。作成された遅延プロファイルは再びメモリ7に蓄積される。メモリ7内の遅延プロファイルは、CPU8によって解析されて遅延差が求められ、それを元にCPU8は端末の位置を計算する。上記実施例の説明では、端末において位置計算することを説明しているが、本発明の効果はこれに限定されない。CPU8によって解析された遅延差を無線インフラを介してセンタ側装置に送信し、センタ側の装置において位置の計算を行う方法も本発明の範疇であることは明白である。また、図1や図2に示したブロック構成は、単一ないし複数のLSIチップ、あるいは、マイクロプロセッサ上で実行されるソフトウェアの機能ブロックによって実現される。図4、5を用いて第2の実施例を説明する。図4は第2の実施例の構成を示す図である。図5は第2の実施例の動作を示すタイムチャートである。第2の実施例においては、受信信号はメモリに一旦蓄積され、事後解析により遅延プロファイルを作成し、位置計算に用いる。IS-95においては、先に説明した通り、信号は連続的に送信されているため、信号を解析するには、連続する全情報を蓄積する必要がある。そのため、本実施例のようにメモリに受信情報を蓄積するには、多くのメモリ領域が必要であった。しかし、間

欠的に各基地局が同期して送信されているシステムにおいては、位置検出に必要なパイロット信号の時間帯だけを蓄積すればよい。パイロット信号は、時間分配において、10%程度であるから、必要なメモリ空間は大幅に削減することができる。本構成を実施するためには、システムの時間に端末を完全に同期させ、パイロット信号の部分のみを蓄積する仕組みが必要となる。以下では本実施例の動作を、図を用いて説明する。図4において、アンテナ1が受信した信号はRF部2において、ベースバンド信号に変換される。その信号は、セクタ17を通してパイロット信号の部分のみが取り出され、メモリ18に蓄積される。メモリ18に蓄積された信号は、相関器20によって逆拡散され、遅延プロファイルに変換される。変換された情報は、再度メモリ18に蓄積される。相関器20には、セクタ17から直接信号を入力する端子があり、受信信号から直接ピーク検出を行うことができる。ピーク検出結果はフレームリカバー19に入力され、フレーム同期が取られる。フレーム同期が確立すれば、セクタ17をフレームに同期して開閉して、メモリ18に情報が送られる。この一連の動作により、本発明からなる第2の実施例は、システム時間に同期してパイロット信号の部分を取り出してメモリ18に蓄積することができる。図5はセクタによりメモリに受信情報が蓄積されるタイミングを示している。近傍基地局に対して、遠方にある基地局の信号は遅延をもって受信されるため、蓄積する時間帯はパイロット信号の部分のみではなく、前後数十チップの蓄積が必要である。cdma2000 1xEVではチップレートは1228800Hzであることから、1チップの遅延は250mに相当する。基地局間隔が3km程度で、6km程度の遠方の基地局が観測されると仮定すると、±24チップの観測が必要である。パイロット信号のバーストが96チップであることから154チップの蓄積があればよく、ハーフスロットを蓄積する場合の1024チップに比べ、85%のメモリ空間の削減が可能となる。

#### 【0006】

【発明の効果】本発明によれば、たとえばcdma2000 1xEVのように、パイロット信号が間欠的に送信されているシステムについても位置検出がすることができる。間欠送信のパイロット信号を全タイミングについて同相加算を行ってしまうと、信号が送信されていない時間についても情報を加算してしまうために遅延プロファイルのS/Nが劣化してしまうが、本発明では、その劣化が発生しない。また、本発明によれば、間欠的に送信されている信号を複数のバーストについて加算し、より大きな拡散

利得を得る手法が実施できる。したがって遠近問題が発生するような基地局近傍において、端末は複数の基地局を検出することができ、位置検出の実施可能な地域が限定されてしまうこともない。

#### 【図面の簡単な説明】

【図1】第1の実施例の無線位置測定装置の受信部の構成を示すブロック図。

【図2】第1の実施例の無線位置測定装置の相関器の構成を示すブロック図。

【図3】cdma2000 1xEVのフレーム構成と本発明からなる第1の実施例の相関器の動作タイミングを示すタイミング図。

【図4】第2の実施例の無線位置測定装置の受信部の構成を示すブロック図。

【図5】cdma2000 1xEVのフレーム構成と本発明からなる第2の実施例のメモリに受信信号を蓄積するタイミングを示すタイミング図。

【図6】無線位置測定装置の原理を示す原理図。

【図7】IS-95の各基地局が送信している信号の生成方法を示すブロック図。

【図8】IS-95の送信信号を示す概念図。

【図9】従来技術からなる無線位置測定装置の構成を示すブロック図。

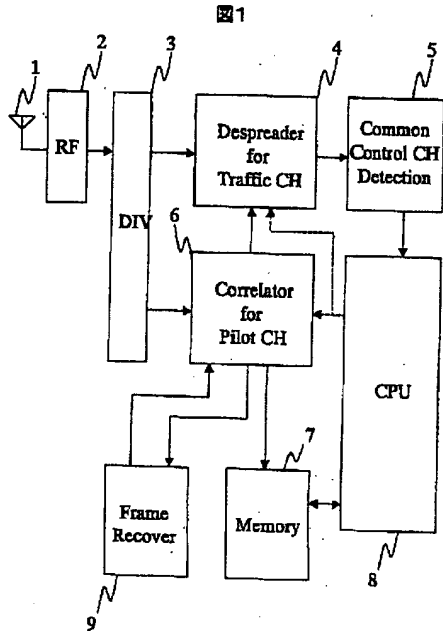
【図10】従来技術からなる無線位置測定装置の相関器の構成を示すブロック図。

【図11】複数の基地局に関して遅延プロファイルを作成した場合の受信タイミングを比較している様子を示す波形図。

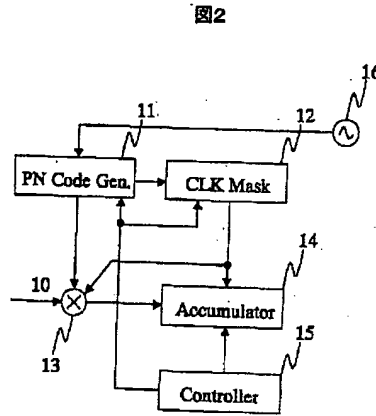
#### 【符号の説明】

1... アンテナ、2... RF部、3... デバイダ、4... データ部用逆拡散器、5... 共通制御チャネル用検波器、6... 相関器、7... メモリ、8... CPU、9... フレームリカバー、10... 受信信号、11... PNコード生成器、12... クロックマスク、13... 掛け算器、14... アキュムレータ、15... 制御装置、16... クロック生成器、17... セクタ、18... メモリ、19... フレームリカバー、20... 相関器、21、23... ウォルシュコード生成器、22、24... 掛け算器、25... 加算器、26... PNコード生成器、27... 掛け算器、28... 相関器、29... PNコード生成器、30... 掛け算器、31... アキュムレータ、32... クロック、33... 制御装置。

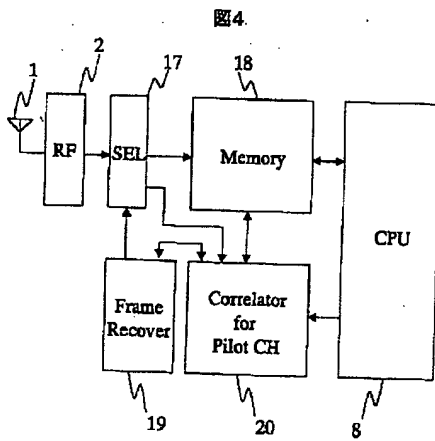
【図1】



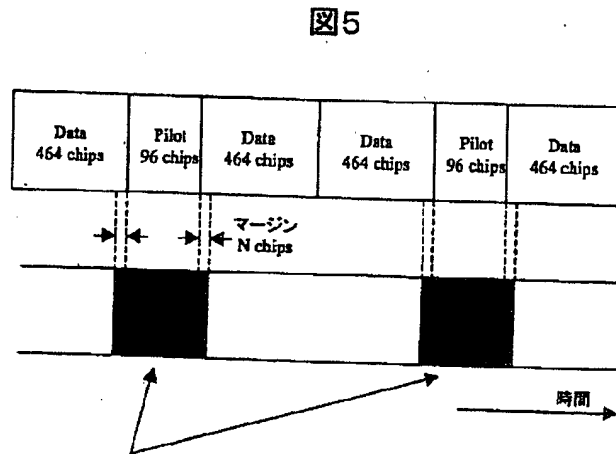
【図2】



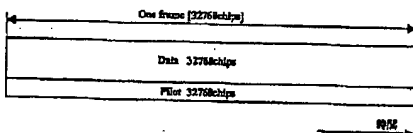
【図4】



【図5】



【図8】



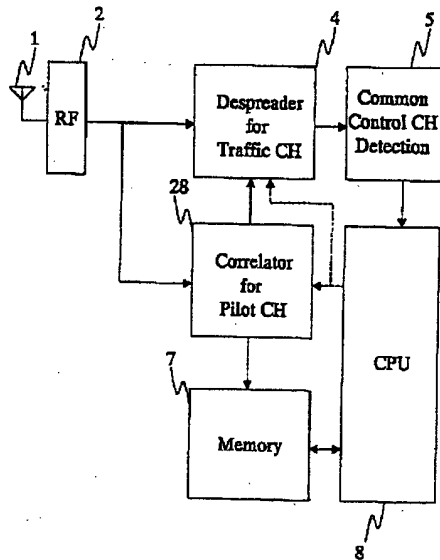
この区間の信号をメモリに蓄積し、順次パイロット信号の受信タイミングを測定。





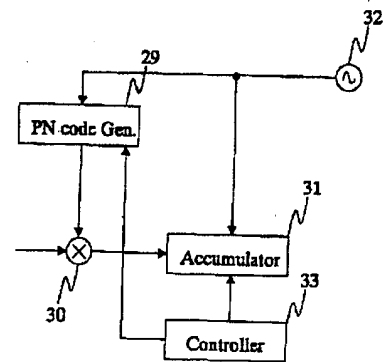
【図9】

圖9



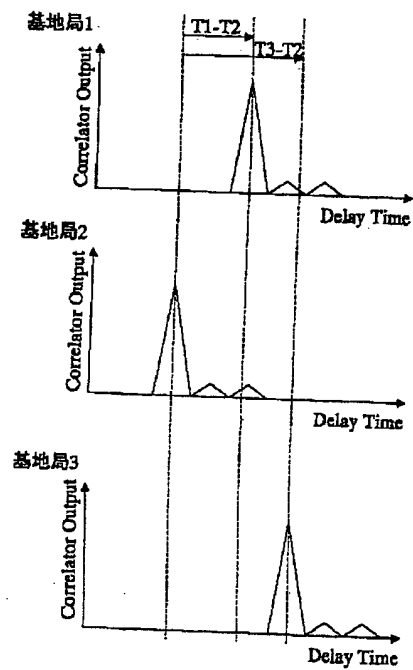
【図10】

圖10



【図 1 1】

11



フロントページの続き

Fターム(参考) 5J062 AA08 BB05 CC16

5K022 EE02 EE13

5K067 AA24 BB04 CC10 DD44 EE02

EE10 EE24 JJ51 JJ61

**THIS PAGE BLANK (USPTO)**